

## 第9回RFP課題（アイデア型）

「ドローンや小型ローバで使用可能な低消費電力で画像などを用いて自律性を実現できるプラットフォームの開発」

実施機関：株式会社デジタル・スパイス/JAXA

### □ 宇宙／地上へのインパクト

- ✓ 「自律処理を実装しやすい環境（負荷分散・超並列化処理）」を提供する搭載型プラットフォームの実現と成立性の確認
- ✓ 並列処理による低消費電力、画像処理を含む高処理能力化の実現

### □ 研究成果のハイライト

#### ✓ 研究成果の特色、ベンチマーク

- 低消費電力：演算Core部（SCP\*注1/FPGA）消費電力、1W未満での動作を確認（高演算動作時。基板全体・外部I/F・周辺デバイスの消費は含まない）
- 画像処理高速化：ソフトウェア演算比 約30～200倍（演算のロジック化／超並列化）
- 自律演算処理に必要な環境変化に追従するタスク負荷分散（並列・再配置）機能の実現

#### ✓ 達成状況（性能・機能）

- 搭載処理系HW：評価基板の設計・製作・試験を完了し、処理系の成立性を確認
- RTOS：実行中タスクそのままのCore間移動・再配置（動的負荷分散）の基本動作を確認
- 画像処理：FPGA処理+SCP/RTOS協調の構成で性能評価を実施

#### ✓ 展開（宇宙／地上）

- 宇宙：電力制約下でのリアルタイム認識→判断→制御を支える基盤として有望
- 地上：自律移動ロボット／産業用ドローン等のエッジ型自律処理に向けて横展開が可能
- 今後：実ロボット搭載・実運用評価を通じ信頼性/安定性を検証し、リアルタイムOS CAFNOSの拡張機能としてのCAFNOS Plusをパッケージ化して展開

\*注1) SCP: Soft-core processor (HDL-based processor core)

### □ 研究成果の概要

FPGAを中核に Soft IP Core・リアルタイムOS・画像処理HW が協調動作する 搭載型自律処理プラットフォームを構築。

低消費電力・超並列処理による高機能化・環境に応じた機能再構成性を両立し、高演算処理が必要な自律処理を実装・運用しやすい実行基盤の成立性を実機で確認した。

